



Réseau
d' **I**ngénierie
de la **S**ûreté de fonctionnement

☆☆☆

Réunion du Groupe de Travail

*« Nouvelles architectures/technologies des processeurs
et sûreté de fonctionnement »*

Vendredi 4 juin 2004 au LAAS-CNRS

☆☆☆

Programme

☆☆☆

- 9h30 Accueil
- 10h Présentation du *RIS* et introduction du Groupe de Travail
- 10h20 Présentations spécifiques
- *Présentation Régis Leveugle (INPG/TIMA)*
 «Analyse de sûreté et durcissement sur des descriptions de haut niveau»
 - *Présentation Pascal Sainrat (IRIT)*
 «Architectures récentes de processeurs et détermination de temps d'exécution maximum»
- 11h20 Présentation mutuelle, et positionnement par rapport à la thématique du GT,
Bilan des compétences présentes / manquantes dans le groupe
- 12h30 Déjeuner
- 13h45 Objectifs du groupe
- 14h15 Classement des thèmes à traiter et planification des futures réunions
- 15h00 Point sur les participants
- 15h15 Discussion du mode de fonctionnement du GT
- 16h00 Fin de la réunion