



Réseau
d'Ingénierie
de la Sûreté de fonctionnement

☆☆☆

Réunion du Groupe de Travail

*« Nouvelles architectures/technologies des processeurs
et sûreté de fonctionnement »*

Jeudi 16 septembre 2004 au LAAS-CNRS

☆☆☆

Programme

☆☆☆

9h00 Café d'accueil

9h30-12h30 (Pause vers 10h30-11h)

- introduction de la journée par Christian Boléat (Astrium)
- exposé de Isabelle Puaut (IRISA)
« Obtention de WCET et hiérarchies de mémoire »
- exposé de Christian Ferdinand (AbSint)
« Worst-Case Execution Time Prediction by Static Program Analysis is your program always fast enough? »
- exposé de Jean Souyris (Airbus)
« Tool Aided WCET Computation of Safety-Critical Avionics Programs »

12h30-14h Déjeuner

14h-17h (Pause vers 15h30)

- discussion sur d'autres méthodes d'analyse
- discussion sur d'autres outils envisageables
- discussion sur de possibles actions à mener
- discussion des sorties du GT sur ce thème (document de synthèse, article, ...)
- discussion sur la répartition des tâches
- planification des futures réunions